

Simulasi Efisiensi Buck Converter Asynchronous dan Synchronous Berdasarkan Variasi Nilai Duty Cycle dan Beban

Efficiency Simulation of Asynchronous and Synchronous Buck Converter Based on Duty Cycle and Load Variation

Ralfi Wibowo Rachmad^{1*}, Tomy Abuzairi²

^{1,2}Departemen Teknik Elektro, Fakultas Teknik, Universitas Indonesia

^{1,2}Universitas Indonesia, Jl. Margonda Raya, Pondok Cina, Beji, Kukusan, Kecamatan Beji, Kota Depok, Jawa Barat 16425

ralfi.wibowo@ui.ac.id^{1*}, tomy.abuzairi@gmail.com²

Abstrak – DC-DC Converter yang umum digunakan adalah buck converter dengan kemampuannya untuk menurunkan tegangan masukan ke beberapa level tegangan keluaran tergantung terhadap nilai duty cycle yang diberikan kepada rangkaian. Buck converter menggunakan metode switching dalam pengoperasiannya dan memiliki efisiensi konversi daya yang lebih baik daripada regulator linear. Topologi utama pada aplikasi rangkaian buck converter adalah asynchronous buck converter dan synchronous buck converter. Perbedaan kedua topologi terletak pada komponen low-side switch, topologi asynchronous akan memanfaatkan dioda sedangkan topologi synchronous memanfaatkan MOSFET. Kedua jenis topologi memiliki keunggulan dan kekurangannya masing masing dari sisi efisiensi maupun kompleksitas penyusunan rangkaian. Nilai efisiensi dari kedua topologi bergantung pada kondisi operasi rangkaian. Dibutuhkan kondisi operasi yang sesuai dalam aplikasi rangkaian sehingga dapat menghasilkan nilai efisiensi yang optimal. Pada penelitian ini, telah disusun dan dijalankan simulasi rangkaian buck converter dengan topologi asynchronous dan topologi synchronous pada perangkat lunak LTspice. Hasil simulasi dianalisis performanya, khususnya aspek efisiensi konversi rangkaian dalam beberapa kondisi operasi converter. Dari hasil penelitian didapatkan kedua jenis topologi memiliki efisiensi yang cenderung lebih baik ketika ditingkatkan arus operasinya, dimana rangkaian synchronous memiliki efisiensi yang lebih baik pada duty cycle rendah dan pada duty cycle yang tinggi kedua topologi memiliki efisiensi yang hampir serupa.

Kata Kunci: Buck Converter, Asynchronous, Synchronous, Efisiensi

Abstract – One kind of DC-DC converter that have been widely used is a buck converter with its ability to lower the input voltage to a desired output voltage depending on the value of the duty cycle given to the circuit. Buck converter will utilize switching method on its operation and will have a better efficiency than a linear regulator. The main topology in a buck converter application is an asynchronous buck converter and synchronous buck converter. The difference between the two topologies lies in its use of component in the low side switch, asynchronous buck converter make use of a diode as the low side switch whereas synchronous buck converter uses a MOSFET. These two topologies have its own advantages and disadvantages from an efficiency point of view or from a design complexity. The efficiency value of these two topologies will rely on its operating condition. To achieve an optimal efficiency value, the right operating condition must be met. In this research, buck converters with asynchronous and synchronous topology were designed and simulated using LTspice software. The simulation results were analyzed, especially in the aspect of power conversion efficiency. From the results obtained in this research, the two topologies have a better overall efficiency in a higher current operation, with the synchronous topology have a better overall efficiency at lower duty cycle range and at the higher duty cycle range, the two topologies have an almost similar overall efficiency.

Keywords: Buck Converter, Asynchronous, Synchronous, Efficiency



1. Pendahuluan

Sistem konversi daya yang efisien dapat dicapai dengan metode *switching* yang ada pada aplikasi DC-DC *converter*. Dengan teknik *switching* tersebut, DC-DC *converter* juga dapat disebut dengan *Switch Mode Power Supply* (SMPS) yaitu tipe sumber daya yang memanfaatkan teknik *switching* terhadap semikonduktor untuk dapat melakukan pengaturan tegangan[1]. Penggunaan metode tersebut akan menghasilkan efisiensi yang lebih baik dibandingkan metode linear. Salah satu jenis umum dari DC-DC *converter* adalah *buck converter* yang dapat menurunkan tegangan sumber ke beberapa level tegangan keluaran yang diinginkan. Pengaturan level tegangan keluaran *converter* dilakukan dengan pengaturan *duty cycle* dari *Pulse Width Modulation* yang diaplikasikan ke transistor[2].

Untuk menghasilkan metode *switching* pada *buck converter* terdapat 2 jenis *switch* pada *converter*, dikenal dengan *high-side switch* dan *low-side switch*. Kedua *switch* akan melakukan konduksi secara bergantian dalam operasi *buck converter*. Pada *buck converter* dengan topologi *asynchronous*, untuk menghasilkan *switching* yang bergantian digunakan *high-side switch* berupa MOSFET dengan *low-side switch* berupa dioda dengan menerapkan sinyal *Pulse Width Modulation* terhadap MOSFET, sedangkan topologi *synchronous* menggunakan MOSFET untuk kedua jenis *switch* dan diperlukan dua sinyal *Pulse Width Modulation* yang berlawanan untuk diterapkan ke kedua *switch*. Perbedaan topologi tersebut akan berpengaruh terhadap efisiensi rangkaian *buck converter* pada variasi kondisi operasi, dimana nilai efisiensi *converter* merupakan faktor krusial ketika *converter* diintegrasikan dengan sistem elektronika. Sehingga dibutuhkan pengetahuan akan kondisi operasi yang sesuai dari aplikasi *converter* agar dapat menghasilkan nilai efisiensi yang optimal.

Penelitian akan kedua topologi telah dilakukan dengan berbagai bentuk analisis dari aspek yang berbeda. Telah dilakukan penelitian akan komparasi rangkaian dengan topologi *asynchronous* dan *synchronous buck*[3], [4]. Penelitian tersebut dilakukan pada bentuk simulasi menggunakan perangkat lunak LTspice[5]. Pada [3], dibahas komparasi kedua topologi dengan memfokuskan terhadap variasi frekuensi *switching* dan *duty cycle*. Dengan penelitian[4] memfokuskan pada beberapa grafik tegangan. Terdapat juga penelitian akan pengaruh variasi beban terhadap DC-DC *converter*[6], [7]. Variasi beban pada penelitian tersebut dilakukan dengan memvariasikan nilai resistansi dan diterapkan pada simulasi MATLAB. Penelitian yang telah dilakukan akan memfokuskan topik bahasan analisis rangkaian dalam aspek efisiensi

Penelitian ini akan melakukan simulasi rangkaian *buck converter* dengan topologi *asynchronous* dan topologi *synchronous*. Hasil simulasi *buck converter* akan dianalisis nilai efisiensi konversi daya dengan menerapkan variasi arus dan *duty cycle* terhadap kedua jenis topologi rangkaian dan diambil data tegangan dan arus masukan serta keluarannya. Dari analisis tersebut akan dilihat karakteristik performa efisiensi dari kedua toologi. Perbedaan komponen *low-side switch* dari kedua topologi akan berpengaruh pada nilai efisiensi konversi daya sehingga akan dijadikan faktor analisis utama terhadap hasil efisiensi yang dicapai.

2. Metode Penelitian

2.1. Desain Buck Converter

Desain kedua topologi *converter* akan mengacu kepada spesifikasi desain yang ditentukan sebagaimana berikut[2]:

Tabel 1. Spesifikasi desain *converter*

Parameter Spesifikasi	Nilai Parameter
Tegangan Sumber	12 V
Arus Maksimum <i>Buck Converter</i>	5 A

Parameter Spesifikasi	Nilai Parameter
Arus Minimum	100 mA
Tegangan Keluaran Maksimum	10.8 V
Range <i>Duty Cycle</i> :	10 % - 90 %
Frekuensi	23 kHz
<i>Ripple</i> Tegangan	5%
<i>Ripple</i> Arus	20%

Dari spesifikasi desain yang ditentukan, komponen penyusun *converter* dapat ditentukan dengan mengacu pada formula dari Texas Instruments[8]:

$$L > \frac{V_{keluaran}(V_{Masukan} - V_{keluaran})}{\Delta I_{induktor} \times f_s \times V_{Masukan}} \tag{1}$$

$$C_{Input} > \frac{(I_{out} + I_{minimum})}{8 \times f_s \times V_{ripple\ masuk}} \tag{2}$$

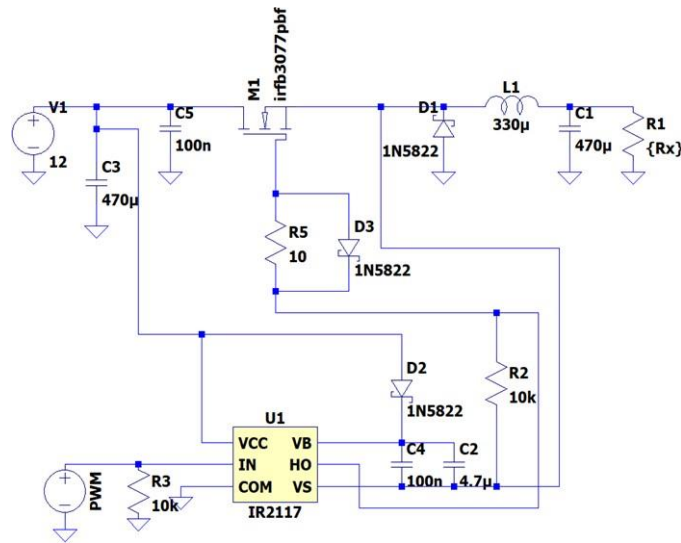
$$C_{Output} > \frac{\Delta I_{Induktor}}{8 \times f_s \times \Delta V_{keluaran}} \tag{3}$$

Untuk mendukung kinerja *switching* rangkaian, akan digunakan juga mekanisme *bootstrapping*[9] dengan menggunakan *half-bridge driver* IR2184[10] untuk topologi *synchronous* dan *single channel driver* IR2117[11] untuk topologi *asynchronous*. Komponen yang digunakan *buck converter* dari kedua topologi sebagai berikut:

Tabel 2. Komponen desain *buck converter*

Komponen	Spesifikasi
Induktor	330 uH
Kapasitor <i>Input</i>	470 µF
Kapasitor <i>Output</i>	470 µF
MOSFET	IRFB3077PBF
Dioda <i>Asynchronous Buck</i>	1N5822

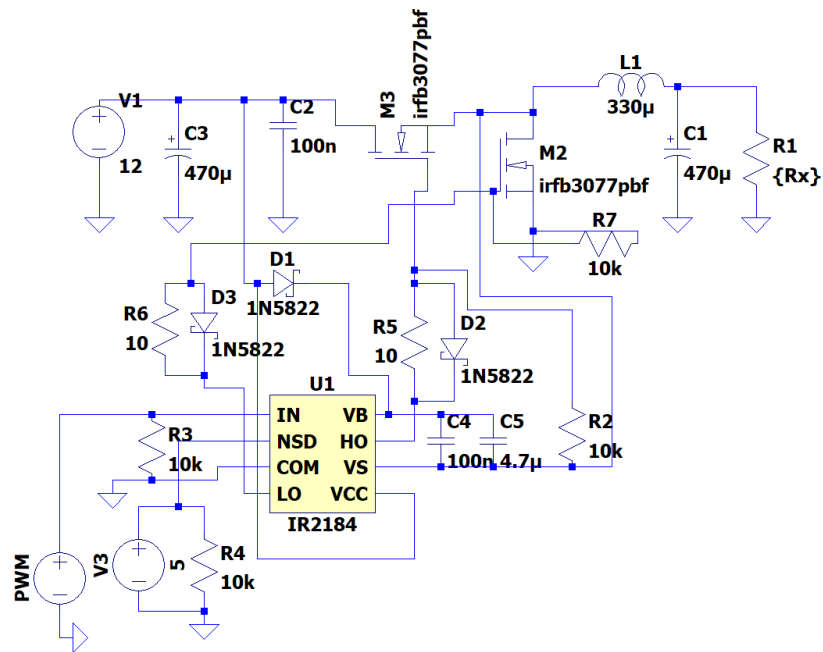
2.1.1. *Asynchronous Buck Converter*



Gambar 1. Desain *asynchronous buck converter*

Sesuai dengan gambar 1, *asynchronous buck converter* memiliki MOSFET sebagai *high-side switch* dan dioda sebagai *low-side switch*. Penggunaan dioda sebagai *low-side switch* ini berujung kepada penyusunan rangkaian yang lebih sederhana dengan hanya membutuhkan satu sinyal PWM untuk *switching*. Pada penelitian ini juga digunakan mekanisme *bootstrap* untuk meningkatkan besar sinyal PWM yang menuju MOSFET pada *high-side switch*.

2.1.2. *Synchronous Buck Converter*



Gambar 2. Desain *synchronous buck converter*

Synchronous buck converter menggunakan MOSFET untuk kedua *switch*, baik di *high-side* maupun *low-side switch*. Konfigurasi ini akan meningkatkan kompleksitas rangkaian namun, salah satu keuntungan MOSFET dibandingkan dengan dioda adalah *drop* tegangannya yang lebih rendah, sehingga akan terdapat jalur dengan rugi daya yang lebih rendah[12]. Dan sama seperti topologi *asynchronous*, topologi ini juga akan menggunakan mekanisme *bootstrap* dengan IR2184 untuk *driving* sinyal PWM ke dua MOSFET.

2.2. Alur Penelitian

Untuk mengetahui efisiensi desain *converter* diperlukan model simulasi yang akurat[13]. Pada penelitian ini, simulasi dilakukan pada LTspice. Simulasi *converter* dilakukan dengan variasi terhadap *duty cycle* PWM dan beban resistansi untuk kedua jenis topologi. Dari hasil simulasi tersebut akan diambil data untuk selanjutnya diolah dan dianalisis.

Terdapat tiga jenis data yang akan diambil dalam simulasi rangkaian. Jenis data pertama adalah grafik tegangan terhadap waktu dari *gate* MOSFET. Jenis data kedua berhubungan dengan validasi kemampuan rangkaian dimana, akan diambil data tegangan serta arus masukan dan keluaran dari rangkaian dengan memvariasikan nilai *duty cycle* pada range 10%-90%. Jenis data ketiga juga merupakan data tegangan serta arus masukan dan keluaran dari rangkaian, namun dengan memvariasikan nilai beban. Pada data ketiga terdapat pembagian golongan *duty cycle*, dengan golongan *duty cycle* rendah pada 30% dan 40% dan golongan *duty cycle* tinggi pada 70% dan 80%. Jenis data kedua dan ketiga akan diolah menjadi nilai efisiensi konversi daya rangkaian.

Tabel 3. Jenis data penelitian

Jenis Data	Data	Variabel	Perlakuan Variabel
1	Grafik tegangan <i>gate</i> terhadap waktu dari MOSFET	<i>Duty cycle</i>	Konstan pada 50 %
2	Tegangan dan arus pada sumber dan beban	<i>Duty cycle</i>	Divariasikan di antara 10 % - 90 %
3	Tegangan dan arus pada sumber dan beban	Resistansi beban, <i>duty cycle</i>	Beban divariasikan antara 56Ω, 47Ω, 33Ω, 22 Ω, 10 Ω, 8,2 Ω, 6,8 Ω, 5,6 Ω, 4,7 Ω, 3,3 Ω, dan 2,2 Ω. <i>Duty cycle</i> divariasikan antara 30 %, 40%, 70%, dan 80%

2.3. Pengolahan Data

Diperlukan pengolahan data untuk data daya masukan dan keluaran rangkaian. Data tegangan dan arus akan diolah sehingga menghasilkan data efisiensi rangkaian. Untuk mendapatkan data efisiensi, diperlukan pengolahan data dari tegangan dan arus untuk mendapatkan daya masukan dan keluaran rangkaian. Perhitungan daya dilakukan sebagaimana berikut:

$$P_{Masukan} = V_{Masukan} \times I_{Masukan} \tag{4}$$

$$P_{Keluaran} = V_{Keluaran} \times I_{Keluaran} \tag{5}$$

Setelah daya masukan dan keluaran didapatkan, efisiensi dapat dihitung dengan perhitungan.

$$Efisiensi (\%) = \frac{P_{Keluaran}}{P_{Masukan}} \times 100\% \tag{6}$$

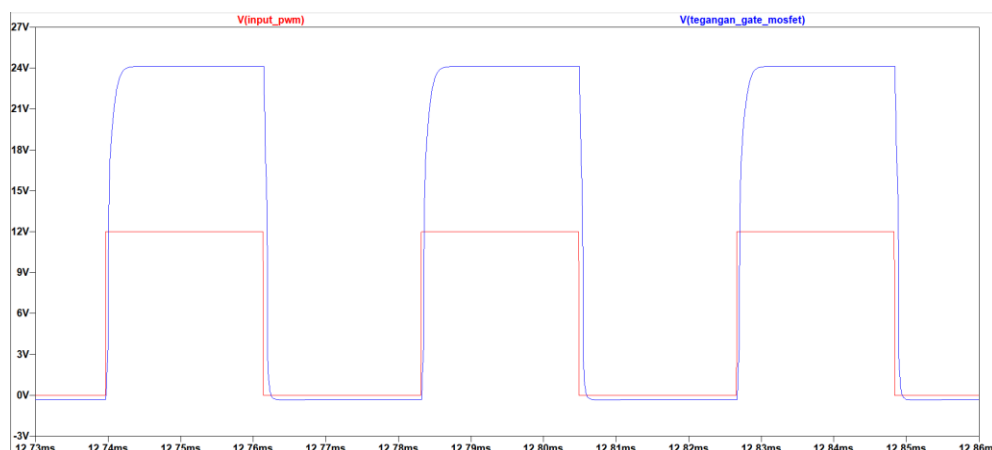
3. Hasil dan Pembahasan

Pada bagian ini akan terbagi menjadi 3 subbab sesuai dengan 3 jenis data eksperimen: Grafik Tegangan Gate, Efisiensi Rangkaian dengan Variasi Duty Cycle, dan Efisiensi Rangkaian dengan Variasi Beban.

3.1. Grafik Tegangan Gate

Grafik simulasi tegangan *Gate* diambil sebagai validasi kinerja rangkaian *Bootstrap* dalam menaikkan tegangan PWM. Grafik juga akan memperlihatkan bagaimana pergantian waktu konduksi pada kedua MOSFET di topologi *synchronous*. Pada percobaan ini *duty cycle* ditetapkan pada nilai 50% dengan tegangan masukan 12 V.

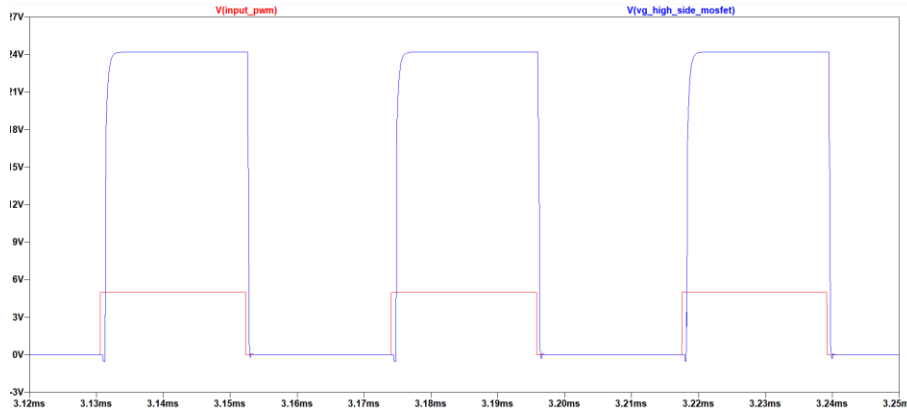
3.1.1. *Asynchronous Buck Converter*



Gambar 3. Grafik masukan PWM dengan tegangan *gate* MOSFET *asynchronous buck converter*

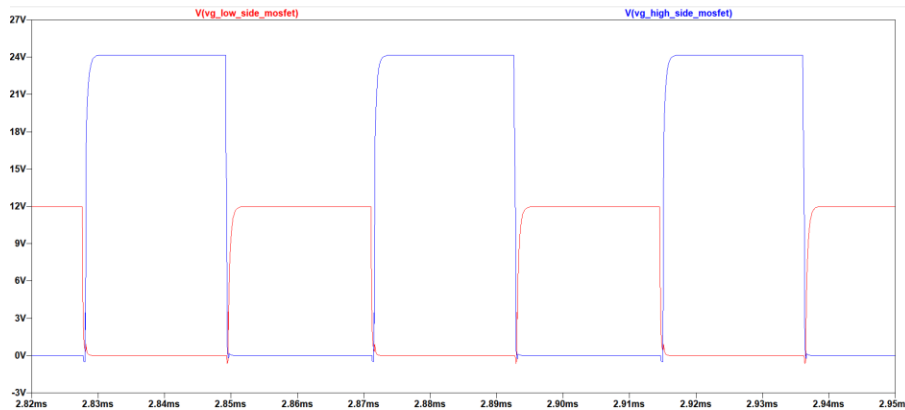
Gambar 3 menampilkan grafik hasil simulasi pada LTspice, grafik berwarna merah merupakan tegangan masukan PWM pada *driver* IR2117 dan grafik biru merupakan tegangan PWM pada *gate* high-side MOSFET dari *asynchronous buck converter*. Dari hasil grafik diatas, terlihat bahwa input PWM 12 V meningkat menjadi sekitar 24 V pada *gate* MOSFET terhadap *ground* setelah diaplikasikan mekanisme *Bootstrap* dengan IR2117. Hal tersebut menjadi validasi kinerja rangkaian *Bootstrap* untuk menaikkan tegangan PWM. Peningkatan tegangan pada *gate* MOSFET akan cukup untuk melakukan *switching* secara efektif ketika diberi sumber tegangan 12V.

3.1.2. Synchronous Buck Converter



Gambar 4. Grafik masukan PWM dengan tegangan gate MOSFET synchronous buck converter

Pada gambar 4, grafik berwarna merah merupakan tegangan masukan PWM pada *Half Bridge Driver IR2184* dengan tegangan PWM puncak sebesar 5 V terhadap *ground*. Grafik berwarna biru merupakan tegangan pada gate terhadap *ground* untuk MOSFET *high-side*. Dapat terlihat bahwa grafik tegangan pada MOSFET mengalami kenaikan hingga sekitar 24V. Hal ini merupakan validasi keberhasilan rangkaian *bootstrap* dalam menaikkan tegangan masukan PWM. Nilai 24 V pada gate sudah cukup untuk membuat MOSFET *high-side* berada pada kondisi ON ketika diaplikasikan tegangan drain sebesar 12 V. Untuk pengambilan data ini menggunakan nilai *duty cycle* yang konstan pada 50 %.

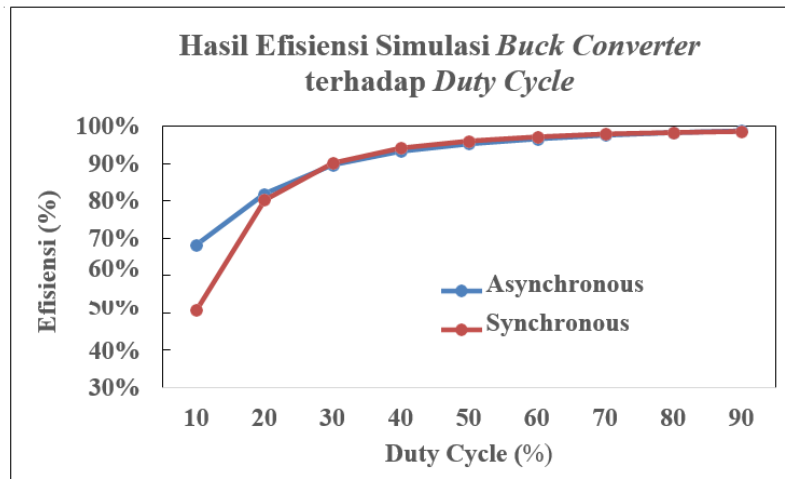


Gambar 5. Grafik tegangan MOSFET low-side dengan MOSFET high-side.

Synchronous buck converter memerlukan validasi terkait *switching* MOSFET yang perlu konduksi secara bergantian. Gambar 5 menampilkan mekanisme *switching* kedua MOSFET dengan grafik berwarna biru menampilkan grafik tegangan gate terhadap *ground* pada *high-side* MOSFET dan grafik berwarna merah menampilkan grafik tegangan gate pada *low-side* MOSFET. Pada percobaan ini rangkaian berada pada *duty cycle* 50 % sehingga kedua jenis PWM akan berada pada *duty cycle* 50 %. Terlihat dari grafik diatas bahwa kedua jenis PWM akan mengalami pergantian waktu ON dan OFF, ketika MOSFET *high-side* berada pada kondisi ON maka MOSFET low side berada pada kondisi OFF. Hal ini merupakan validasi dari kedua

MOSFET melakukan proses *switching* secara tepat dan tidak terjadi shoot-through. Dari grafik juga dapat terlihat bahwa MOSFET pada bagian *low-side* juga mengalami kenaikan dari input PWM 5 V menjadi 12 V karena digunakan rangkaian *bootstrap*.

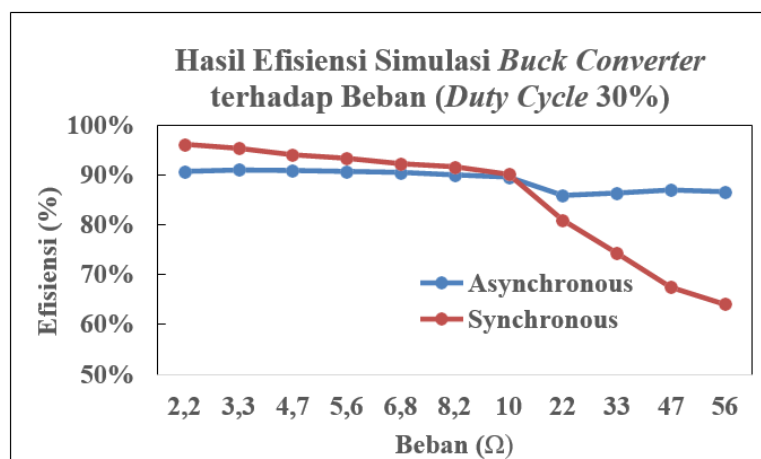
3.2. Variasi *Duty Cycle*



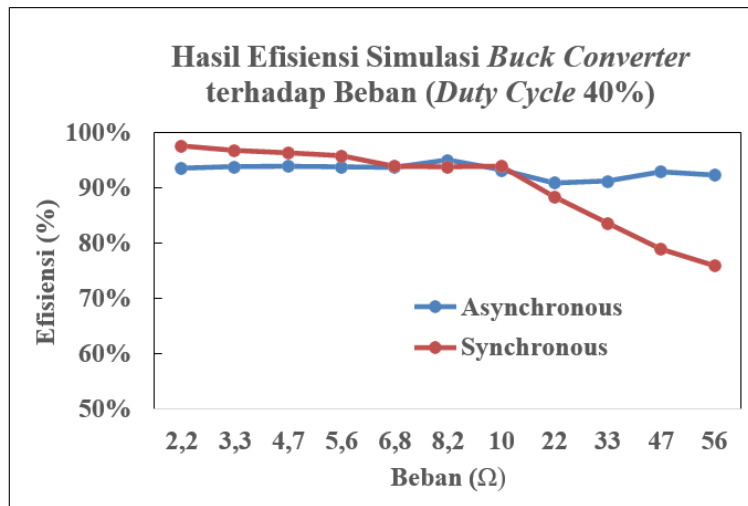
Gambar 6. Grafik hasil efisiensi *buck converter* terhadap variasi *duty cycle*.

Gambar 6 memperlihatkan bahwa tiap kenaikan *duty cycle*, nilai efisiensi rangkaian kedua topologi semakin meningkat. Hal ini terjadi karena adanya arus *quiescent* pada *buck converter*. Pada *converter*, terdapat arus *quiescent* yang terus mengalir selama rangkaian diberi bias tegangan. Dampak dari arus ini lebih berpengaruh pada arus masukan rendah *converter* dikarenakan perbedaan yang tidak signifikan antara arus *quiescent* dengan arus *converter*. Perbedaan yang tidak signifikan dapat berpengaruh pada efisiensi *buck converter*, dimana arus *quiescent* akan menaikkan nilai arus masukan. *Duty cycle* yang lebih rendah memiliki nilai arus yang lebih kecil sehingga akan memiliki nilai efisiensi yang lebih rendah karena dampak arus *quiescent* yang lebih signifikan.

3.3. Variasi Beban



Gambar 7. Grafik hasil efisiensi simulasi *buck converter* terhadap beban (*duty cycle*

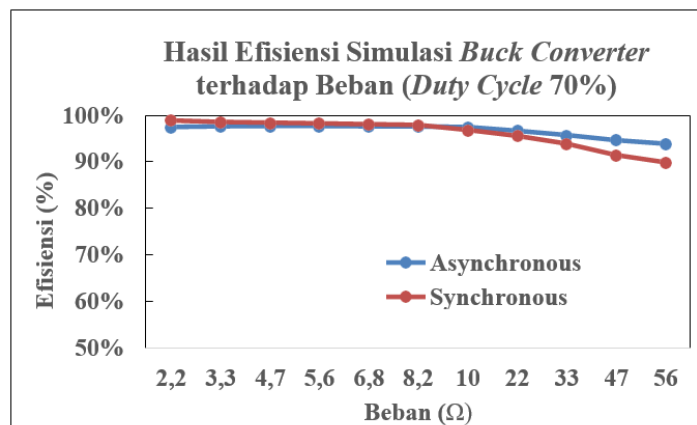


Gambar 8. Grafik hasil efisiensi simulasi *buck converter* terhadap beban (*duty cycle* 40%).

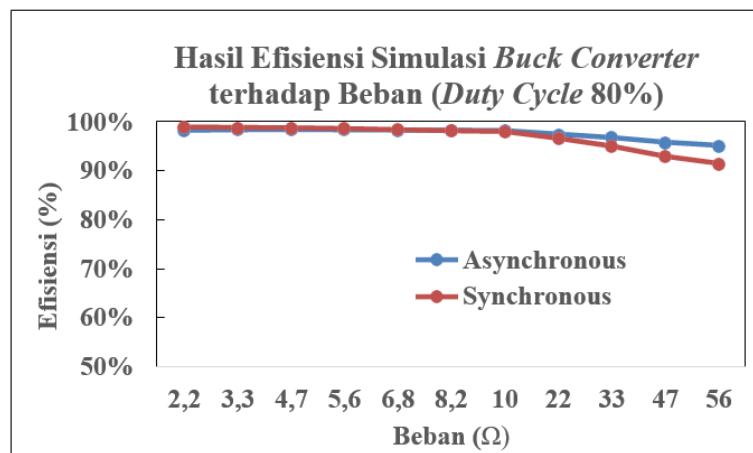
Dari gambar 7 dan 8 terlihat bahwa desain rangkaian *converter* hasil simulasi sudah memiliki aspek performa efisiensi yang cukup baik dengan nilai diatas 80% untuk kedua jenis topologi. Dari sisi lain juga terlihat bahwa pengaruh arus yang semakin tinggi akan menyebabkan kenaikan efisiensi. Hal ini disebabkan karena pada arus tinggi, nilai arus *quiescent* yang tidak terlalu signifikan jika dibandingkan dengan arus masukan rangkaian sehingga efisiensi akan lebih baik relatif terhadap arus rendah.

Gambar 7 dan 8 juga memperlihatkan bahwa pada arus operasi yang rendah, rangkaian *synchronous* memiliki efisiensi yang cenderung buruk. Hal ini dikarenakan pada topologi *synchronous* di arus rendah, mode konduksi tetap berada pada *Continuous Conduction Mode* (CCM) karena sifat bidirectional MOSFET dan arus induktor berada pada daerah negatif. Sedangkan pada *asynchronous*, di arus operasi rendah, rangkaian dapat beroperasi pada mode konduksi *Discontinuous Conduction Mode* (DCM).

Ketika ditingkatkan arus operasi, terlihat keuntungan penggunaan MOSFET dibandingkan dengan dioda schottky pada *low-side switch*. Topologi *synchronous* akan memiliki efisiensi yang lebih baik dibandingkan dengan topologi *asynchronous*. Hal ini dikarenakan pada *duty cycle* rendah, waktu konduksi *low-side switch* yang cukup lama sehingga *drop* tegangan yang lebih besar pada dioda schottky dibandingkan MOSFET memiliki dampak yang cukup signifikan pada parameter efisiensi.



Gambar 9. Grafik hasil efisiensi simulasi *buck converter* terhadap beban (*duty cycle* 70%).



Gambar 10. Grafik hasil efisiensi simulasi *buck converter* terhadap beban (*duty cycle* 80%).

Dari gambar 9 dan 10, terlihat kedua topologi memiliki efisiensi yang cukup baik walaupun pada arus yang rendah, hal ini dikarenakan *duty cycle* yang tinggi akan memberikan arus masukan yang lebih tinggi dibandingkan dengan *duty cycle* yang rendah sehingga pengaruh arus *quiescent* menjadi kurang signifikan. Namun masih terlihat keunggulan efisiensi topologi *asynchronous* pada arus yang lebih rendah. Hal ini dikarenakan mode konduksi topologi *synchronous* yang tetap berada pada CCM dan ada arus negatif pada induktor.

Pada *duty cycle* tinggi ini juga terlihat bahwa perbedaan efisiensi ketika dinaikannya arus operasi tidak signifikan dibandingkan dengan *duty cycle* rendah. Hal ini dikarenakan waktu konduksi *low-side switch* pada *duty cycle* tinggi akan lebih sedikit sehingga pengaruh tegangan *drop* yang lebih besar dengan penggunaan dioda schottky di topologi *asynchronous* dibandingkan dengan penggunaan MOSFET di topologi *synchronous* menjadi tidak signifikan dampaknya terhadap efisiensi rangkaian.

4. Kesimpulan

Hasil pengujian simulasi memperlihatkan pengaruh variasi arus dan *duty cycle* terhadap efisiensi *synchronous* dan *asynchronous buck converter*. Pada arus operasi yang relatif rendah, topologi *asynchronous* memiliki efisiensi yang lebih baik dibandingkan dengan topologi *synchronous* dikarenakan pada topologi *synchronous* pada arus operasi rendah, dengan MOSFET pada *low side switch* yang bersifat *bidirectional* memungkinkan terjadinya aliran arus negatif dari induktor, sedangkan pada topologi *asynchronous* dengan dioda schottky, arus induktor akan selalu bernilai positif sehingga efisiensi akan lebih baik.

Penggunaan MOSFET pada *low side switch* topologi *synchronous* penelitian juga memiliki keuntungan. Pada hasil pengujian, dengan aplikasi *duty cycle* yang rendah (30 % dan 40 %) dan beban resistansi dibawah 22 Ω (10 Ω-2,2 Ω) *synchronous* cenderung memiliki rata rata efisiensi yang lebih baik. Pada *duty cycle* rendah, *low-side switch* akan memiliki waktu konduksi yang lebih lama dibandingkan *high-side switch*. Sehingga penggunaan NMOSFET dengan *drop* tegangan yang lebih kecil daripada dioda schottky akan memiliki dampak yang signifikan terhadap efisiensi konversi daya rangkaian.

Pada nilai *duty cycle* yang tinggi (70 % dan 80 %) dan beban resistansi dibawah 22 Ω (10 Ω-2,2 Ω), kedua topologi memiliki nilai efisiensi yang serupa. Pada nilai *duty cycle* ini, waktu konduksi *high-side switch* akan lebih lama dibandingkan dengan *low-side switch* sehingga perbedaan *drop* tegangan antara NMOSFET dengan dioda schottky tidak signifikan dampaknya pada efisiensi.

Pengembangan penelitian untuk kedepannya dapat dilakukan dengan menguji desain dalam bentuk perangkat keras secara langsung. Diperlukan integrasi sensor tegangan dan arus untuk melakukan pengambilan data masukan dan keluaran. Diperlukan juga generasi sinyal PWM untuk masukan PWM ke *driver* MOSFET.

Ucapan Terima Kasih

Penulis mengucapkan terima kasih kepada Departemen Teknik Elektro Fakultas Teknik Universitas Indonesia yang telah memfasilitasi jalannya penelitian dan penulisan *paper* ini. Penulis juga berterima kasih kepada tim Seminar Nasional Teknik Elektro UIN Sunan Gunung Djati Bandung 2022 sebagai penyelenggara seminar ini.

Referensi

- [1] Switch Mode Power Supply and Switching Regulators.” [Online]. Available: <https://www.electronics-tutorials.ws/power/switch-mode-power-supply.html>. [Accessed:26-Apr-2022].
- [2] T. Abuzairi, W. W. A. Ramadhan, and K. Devara, “Solar Charge Controller with Maximum Power Point Tracking for Low-Power Solar Applications,” *Int. J. Photoenergy*, vol. 2019, 2019, doi: 10.1155/2019/5026464.
- [3] H. Eraydin and A. F. Bakan, “Efficiency Comparison of Asynchronous and Synchronous Buck Converter,” *Proc. - 2020 6th Int. Conf. Electr. Power Energy Convers. Syst. EPECS 2020*, pp. 30–33, Oct. 2020, doi: 10.1109/EPECS48981.2020.9304966.
- [4] H. Zomorodi and E. Nazari, “Design and Simulation of Synchronous Buck Converter in Comparison with Regular Buck Converter,” *Int. J. Robot. Control Syst.*, vol. 2, no. 1, pp.79–86, Feb. 2022, doi: 10.31763/IJRCS.V2I1.538.
- [5] “LTspice Simulator | Analog Devices.” [Online]. Available: <https://www.analog.com/en/design-center/design-tools-and-calculators/ltpice-simulator.html>. [Accessed: 22-Sep-2022].
- [6] F. Badr, “The Effect Of Resistive Load Variations On The Open-Loop Control Of Dc-Dc Buck Converter,” *J. Eng. Dev.*, vol. 17, no. 6, 2013.
- [7] A. W. N. Husna, S. F. Siraj, and M. H. Mat, “Effect of load variations in DC-DC converter,” *Proc. - CIMSIm 2011 3rd Int. Conf. Comput. Intell. Model. Simul.*, pp. 394–398, 2011, doi: 10.1109/CIMSIM.2011.78.
- [8] B. Hauke, *Basic Calculation of a Buck Converter's Power Stage.* .
- [9] S. Solutions, “AN486: High-Side Bootstrap Design Using ISODrivers in Power DeliverySystems.”
- [10] Infineon, “IR2184 (4)(S) & (PbF) Typical Connection HALF-BRIDGE DRIVER Features.”
- [11] “IR2117 - Infineon Technologies.” [Online]. Available: <https://www.infineon.com/cms/en/product/power/gate-driver-ics/ir2117/>. [Accessed: 04-Apr-2022].
- [12] Z. Iqbal, U. Nasir, M. T. Rasheed, and K. Munir, “A comparative analysis of synchronous buck, isolated buck and buck converter,” *2015 IEEE 15th Int. Conf. Environ. Electr. Eng. EEEIC 2015 - Conf. Proc.*, pp. 992–996, Jul. 2015, doi: 10.1109/EEEIC.2015.7165299.
- [13] Y. Bai, A. Q. Huang, D. S. H. Guo, Q. Lu, and J. S. Lai, “Optimization of Power MOSFET for High-Frequency Synchronous Buck Converter,” 2003.